

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-12614

(43) 公開日 平成10年(1998) 1月16日

(51) Int.Cl.⁶
H 0 1 L 21/3205

識別記号 庁内整理番号

F I
H 0 1 L 21/88

技術表示箇所
R

審査請求 未請求 請求項の数12 O L (全 8 頁)

(21) 出願番号 特願平8-163282

(22) 出願日 平成8年(1996) 6月24日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 日野出 憲治

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(72) 発明者 宮▲崎▼ 博史

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(72) 発明者 武田 健一

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(74) 代理人 弁理士 高橋 明夫

最終頁に続く

(54) 【発明の名称】 半導体装置用配線およびその製造方法

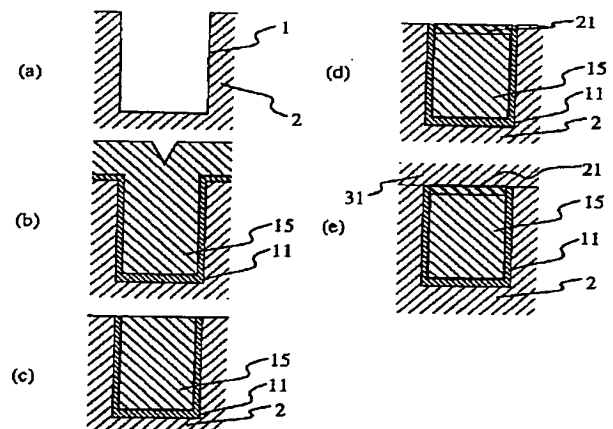
(57) 【要約】

【課題】 配線本来の性能を損なうことなしに、剥離強度を大きくした半導体装置用配線およびプロセス上の負担が少ないその製造方法を提供する。

【解決手段】 銅が露出した配線15の表面に、燐、硫黄またはアルミニウムを含む領域21を形成する。燐および硫黄は拡散法により、アルミニウムはアルミニウム膜を形成してアニールすることにより、上記燐、硫黄またはアルミニウムを含む領域を銅配線の表面に形成できる。プロセス上の負担を増すことなく、配線表面に保護層を形成できる。

【効果】 電気抵抗が低く、各種特性が高い半導体装置用配線を、プロセス上の大きな負担なしに形成できる。

図 1



【特許請求の範囲】

【請求項 1】半導体基板表面に形成された絶縁膜上もしくは当該絶縁膜に形成された溝または開口部内に形成された、所定の形状を有し、銅若しくは銅を主成分とする銅合金の膜からなる配線において、少なくとも上記膜の上面に、燐、硫黄およびアルミニウムからなる群から選択された少なくとも一種を含む領域が形成されていることを特徴とする半導体装置用配線。

【請求項 2】上記配線と上記絶縁膜の界面には導電性材料からなるバリア層が形成されていることを特徴とする請求項 1 に記載の半導体装置用配線。

【請求項 3】上記領域には Cu_3P および Cu_3P_2 の少なくとも一種が形成されていることを特徴とする請求項 1 若しくは 2 に記載の半導体装置用配線。

【請求項 4】上記領域には Cu_3S が形成されていることを特徴とする請求項 1 若しくは 2 に記載の半導体装置用配線。

【請求項 5】上記領域には $\text{Cu}-\text{Al}$ 合金が形成されていることを特徴とする請求項 1 若しくは 2 に記載の半導体装置用配線。

【請求項 6】上記領域の厚さは、上記配線の $1/10$ 以下、数分子層以上であることを特徴とする請求項 1 から 5 のいずれかに記載の半導体装置用配線。

【請求項 7】絶縁膜に形成された所定の形状を有する溝若しくは開口部内に、銅膜若しくは銅を主成分とする銅合金膜を形成する工程と、上記銅膜若しくは銅合金膜の露出された表面に、燐、硫黄およびアルミニウムからなる群から選択された少なくとも一種を含む領域を形成する工程を含むことを特徴とする半導体装置用配線の製造方法。

【請求項 8】上記領域を形成する工程は、上記溝若しくは開口部の外部の上記銅膜若しくは銅合金膜を除去した後に行われることを特徴とする請求項 7 に記載の半導体装置用配線の製造方法。

【請求項 9】銅膜若しくは銅合金膜を形成する工程と、当該銅膜若しくは銅合金膜の不要部分を除去して所定の形状にする工程と、上記銅膜若しくは銅合金膜の露出された表面に燐、硫黄およびアルミニウムからなる群から選択された少なくとも一種を含む領域を形成する工程を含むことを特徴とする半導体装置用配線の製造方法。

【請求項 10】上記領域を形成する工程は、上記燐若しくは硫黄を気相拡散によって上記露出された表面に導入することによって形成されることを特徴とする請求項 7 から 9 のいずれかに記載の半導体装置用配線の製造方法。

【請求項 11】上記領域を形成する工程は、上記アルミニウムの膜を上記露出された表面上に形成した後、アニールすることによって行われることを特徴とする請求項 7 から 9 のいずれかに記載の半導体装置用配線の製造方法。

【請求項 12】上記銅膜若しくは銅合金膜を形成する工程に先立って、導電性材料からなるバリア層が形成されることを特徴とする請求項 7 から 11 のいずれかに記載の半導体装置用配線の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体装置配線およびその製造方法に関し、詳しくは、電気抵抗が低く、耐剥離性、機械的強度、絶縁耐性および耐湿信頼性などにすぐれた半導体装置用配線、およびこのような配線を容易に形成することができる半導体装置用配線の製造方法に関する。

【0002】

【従来の技術】周知のように、半導体装置の集積密度の向上および高性能化のために、半導体装置用配線の微細化が推し進められている。このような配線の微細化とともに、半導体装置の高速化および低消費電力化が強く要求されており、これらの要求を実現するための手段として、配線抵抗を低くすることが最有力候補の一つと考えられている。

【0003】配線抵抗を低くするために、従来、長年用いられてきたアルミニウム（合金）に代わる材料として銅（合金）が検討されている。しかし、銅配線はアルミニウム配線に比べて、酸化しやすい、絶縁膜中へ拡散して絶縁破壊や素子特性の劣化を引き起こしやすい、周囲の絶縁膜との接着性が低く剥離を起こしやすいなど、実用化には問題が多い。

【0004】これらの問題を解決するため、銅配線の表面に保護層を設けることが提案されており、代表的な従来例①～⑥を次に示す。

【0005】①アプライド・フィジックス・レター、第 60 巻、第 24 号、2983 頁～2985 頁、1992 年 (Appl. Phys. Lett. 60 (24), pp. 2983-2985 (1992).)

②アプライド・フィジックス・レター、第 63 巻、第 7 号、934 頁～936 頁、1993 年 (Appl. Phys. Lett. 63 (7), pp. 934-936 (1993).)

③アプライド・フィジックス・レター、第 65 巻、第 14 号、1778 頁～1780、1994 年 (Appl. Phys. Lett. 65 (14), pp. 1778-1780 (1994).)

④マテリアルス・リサーチ・ソサイエティ・シンポジウム・プロシーディングス、第 391 巻、321 頁～326 頁、1995 年 (Mat. Res. Soc. Symp. Proc. vol. 391, pp. 321-326 (1995).)

⑤シン・ソリッド・フィルムズ、第 262 巻、120 頁～123 頁、1995 年 (Thin Solid Films, 262, pp. 120-123 (1995).)

⑥1995 年・シンポジウム・オン・ブイ・エル・エス・アイ・テクノロジ・ダイジェスト、27 頁～28 頁、1995 年 (1995 Symp. VLSI Technol. Dig., pp. 27-28 (1995).)

【0006】

【発明が解決しようとする課題】しかし、上記従来技術には下記のようにいくつかの問題点があり、解決が要望されていた。

- (1) 配線抵抗が高くなりやすい……従来例②、③、④。
- (2) 高温の熱処理が必要……従来例①、②。
- (3) (選択) CVDプロセスの安定性が低い……従来例⑤、⑥。

【0007】本発明の目的は、従来の配線の有する上記問題を解決し、配線抵抗の上昇など配線本来の性能低下を防止することができる銅配線、およびこのような銅配線を高温や選択CVDプロセスなど、煩雑で難しいプロセスを使用することなしに製造することができる銅配線の製造方法を提供することである。

【0008】

【課題を解決するための手段】上記目的を達成するための本発明の半導体装置用配線は、半導体基板表面に形成された絶縁膜上もしくは当該絶縁膜に形成された溝または開口部内に形成された、所定の形状を有し、銅または銅を主成分とする銅合金の膜からなる配線において、少なくとも上記膜の上面に、燐、硫黄およびアルミニウムからなる群から選択された少なくとも一種を含む領域が形成されていることを特徴とする。

【0009】すなわち、銅が露出された配線の表面に、燐、硫黄およびアルミニウムの少なくとも一種を含む領域を形成することにより、上記配線の上部に形成される膜との接着性が向上し、低抵抗および剥離強度など、半導体用配線に要求される多くの特性がすぐれた、高性能の銅配線が形成される。

【0010】上記配線と上記絶縁膜の界面に、導電性材料からなるバリア層を介在させることができ、これにより、配線の信頼性はさらに向上する。

【0011】上記領域が燐を含む領域である場合は、銅と燐との化合物である Cu_3P および CuP_2 の少なくとも一種が形成され、上記領域が硫黄を含む領域である場合は、 Cu_3S が形成される。また、上記領域がアルミニウムを含む領域である場合は、銅-アルミニウム合金が形成され、この場合の銅とアルミニウムの組成比は広い範囲内で変えることができる。

【0012】上記領域の厚さは、上記配線の $1/10$ 以下であることが好ましい。上記領域の比抵抗は銅または銅合金の比抵抗より大きいので、上記領域の厚さが上記以上になると、配線の抵抗が大きくなり、上記銅配線の利点が消失してしまう。厚さが薄くても接着強度の向上が可能であるので、数分子層以上の厚さがあれば実用上十分である。

【0013】また、本発明の半導体装置用配線の製造方法は、絶縁膜に形成された所定の形状を有する溝若しくは開口部内に銅膜若しくは銅を主成分とする銅合金膜を

形成する工程と、上記銅膜若しくは銅合金膜の露出された表面に、燐、硫黄およびアルミニウムからなる群から選択された少なくとも一種を含む領域を形成する工程を含むことを特徴とする。

【0014】すなわち、上記本発明の半導体装置用配線は、絶縁膜に設けられた溝若しくは開口部内に、銅膜若しくは銅を主成分とする銅合金膜を形成した後、これら銅膜または銅合金膜の表面に、燐、硫黄およびアルミニウムからなる群から選択された少なくとも一種を導入することによって容易に形成できる。

【0015】上記領域を形成する工程は、上記溝若しくは開口部の外部の上記銅膜若しくは銅合金膜を除去した後に行うことができる。このようにすれば、表面が平坦になり、その後に行われる工程に極めて好ましい。

【0016】また、上記本発明の半導体装置用配線は、銅膜若しくは銅合金膜を形成する工程と、当該銅膜若しくは銅合金膜の不要部分を除去して所定の形状にする工程と、上記銅膜若しくは銅合金膜の露出された表面に燐、硫黄およびアルミニウムからなる群から選択された少なくとも一種を含む領域を形成する工程を含む製造方法によっても製造できる。この場合は、溝や開口部内ではなく、絶縁膜上など、多くの所望の場所に配線を形成できる。

【0017】上記燐若しくは硫黄を含む領域を形成する工程は、燐若しくは硫黄を気相拡散によって上記露出された表面に導入することによって形成でき、上記アルミニウムを含む領域は、アルミニウムの膜を上記露出された表面上に形成した後、アニールすることによって形成される。この場合、上記アニール後に、未反応のアルミニウムのみを選択的にエッチして除去することができる。

【0018】上記銅膜若しくは銅を主成分とする銅合金膜を形成する工程に先立って、バリア層を形成することができ、配線の信頼性をさらに向上できる。

【0019】

【発明の実施の形態】本発明の銅配線は、例えば図1に示したように、絶縁膜2に形成された溝1内に形成できる。この銅配線を、例えばMOSトランジスタのソース・ドレイン層など、半導体基板の所望領域と接続する場合は、上記絶縁膜2の底部に貫通孔を形成し、この貫通孔内を導電性材料で充填すればよい。

【0020】配線の上部にアルミニウムを含む領域を形成した後、例えば塩素ガスをエッチングガスとして用いたドライエッチングを行って、未反応のアルミニウムのみを選択的に除去できる。

【0021】また、配線を包囲して形成された絶縁膜が、比誘電率3.5以下の有機塗布ガラスを含んでおり、さらに好ましい結果が得られ、上記バリア層としては、単層のTiN膜を使用できる。

【0022】

【実施例】＜実施例1＞図1は本発明の第1の実施例の一つを示す工程図である。まず、図1(a)に示したように、シリコン基板（図示せず）上に形成された酸化シリコン膜2に、 C_4F_8 ガスをエッチングガスとして用いた周知の反応性イオンエッチング法によって、溝1を形成した。この溝1の深さは1 μm 程度以下とした。

【0023】周知のスパッタ法もしくはCVD (Chemical Vapor Deposition) 法を用いて、厚さ50nmの窒化チタン (TiN) 膜11および厚400nmの銅 (Cu) 膜15を積層して形成した後、水素雰囲気中、450℃の熱処理を行った。これにより、図1(b)に示したように、上記溝1内に形成されていたCu膜15は流動化し、Cu膜15内の「す」は消滅されて、良好な膜になった。

【0024】アルミナスラリを用いた周知のCMP (Chemical Mechanical Polishing) 法を用いて、上記溝1の外にはみ出していたTiN膜11とCu膜15を除去し、図1(c)に示したように、TiN膜11とCu膜15を上記溝1内のみに残した。

【0025】次に、図1(d)に示したように、上記Cu膜15の露出された表面に、下記工程によって、厚さ5～40nm厚の硫黄もしくは燐を含む層状の領域21を形成した。

【0026】硫黄を含む領域21の形成工程…(1) 水素雰囲気中でのアニール (300℃、2分) → 硫化水素蒸気に曝す (100 Torr、300℃、10分) → 窒素雰囲気中でのアニール (450℃、5分)。

燐を含む領域21の形成工程…(1) : 水素アニール (300℃、2分) → 白燐蒸気暴露 (0.1 Torr、2分) → 窒素アニール (450℃、5分)。

…(2) : Cu膜15の表面酸化 (200℃、1分) → フォスフィン (PH_3) に曝す (400℃、10 Torr、1分)。

【0027】次に、周知のCVD法を用いて、酸化シリコン膜31を全面に形成し、図1(e)に示す構造を形成した。

【0028】この状態で、室温 (1時間保持) - 450℃ (1時間保持) の温度サイクルストレスを10回印加して、配線と酸化シリコン膜31との剥離およびCuの絶縁膜中への拡散による特性劣化を調べた。比較のため、上記硫黄もしくは燐を含む層状の領域21を有していない従来構造の配線も作製し、同様の試験を行った。

【0029】その結果、ストレス印加後の試料の断面を観察すると、従来構造の配線では配線の上面と酸化シリコン膜の間に隙間が生じて剥離が起きており、また配線間の絶縁耐圧も30V以下に劣化した。

【0030】一方、本実施例では、硫黄を含む領域を形成した場合および燐を含む領域を形成した場合のいずれにおいても、このような剥離は認められず、配線間の絶縁耐圧も初期と同等の80V以上 (スペースが0.5 μ

mの場合) が保たれており、耐圧劣化も生じていなかった。

【0031】本実施例では、TiN膜15とCu膜11の積層構造の配線の場合を示したが、TiN膜の代わりに、W、Mo、Nb、V、Ta、等の高融点金属やその窒化物 (WN、NbN、VN、WSiN) の膜を用いることができ、またCu膜の代わりに、Cuを主成分とする合金膜を用いてもよい。

【0032】さらに、Cu膜15の表面をフォスフィン (PH_3) に曝す上記工程を、プラズマを印加しながら行うことによって、より低圧で処理を行うことができる。これにより、厚さがさらに薄く、燐の分布も均一な、燐を含む領域21が形成できる。

【0033】＜実施例2＞図2は本発明の第2の実施例を示す工程図である。上記実施例1ではCMPを用いたダマシン法 (溝外の金属などを除去して、溝内だけに金属などを残す方法) によって配線を形成したが、本実施例では上記溝内への導電体材料の充填と平坦化の工程は行わず、ドライエッチングによって配線を形成した例を示す。

【0034】図2(a)に示すように、シリコン基板 (図示せず) 上に形成された酸化シリコン膜3の上に、周知のスパッタ法もしくはCVD法を用いて、厚さ50nmのTiN膜4、厚さ400nmのCu膜5および厚さ50nmのTiN膜6を順次積層して形成した。なお、図2(a')～(d')は、上層の上記TiN膜6を形成しない場合を示した。

【0035】図2(b)、(b')に示したように、塩素ガスをエッチングガスとして用いた高温の反応性イオンエッチングを用いて、上記積層膜の不要部分を除去し、配線の形状に加工した。図2(b)から明らかなように、上層の上記TiN膜6を形成した場合はCu膜5の両側面のみが露出され、一方、上層の上記TiN膜6を形成しなかった場合は、図2(b')に示したように、Cu膜5の両側面のみではなく上面も露出された。

【0036】次に、実施例1と同じ条件の処理を行って、図2(c)、(c')に示したように、上記Cu膜5の露出された表面に、厚さ5～40nm厚の硫黄もしくは燐を含む層状の領域25を形成した。図2(c)から明らかなように、上層の上記TiN膜6を形成した場合は、上記硫黄もしくは燐を含む層状の領域25はCu膜5の両側面上のみに形成され、一方、上層の上記TiN膜6を形成しなかった場合は、Cu膜5の両側面上のみではなく、上面上にも上記硫黄もしくは燐を含む層状の領域25が形成された。

【0037】周知のCVD法を用いて酸化シリコン膜を全面に形成して、被覆絶縁膜32によって配線を覆い、図2(d)、(d')に示す構造を形成した。

【0038】本実施例において得られた構造の配線も、従来構造の配線に生じた特性劣化は認められず、十分な

耐圧が保たれ、剥離も生じていなかった。

【0039】＜実施例3＞図3は本発明の第3の実施例を示す工程図である。上記実施例1、2では、Cu膜の露出面に硫黄もしくは燐を含む層状の領域を形成したが、本実施例ではアルミニウムとCuの合金領域を形成した例を示す。

【0040】まず、図3(a)に示すように、 C_4F_8 ガスをエッチングガスとして用いた周知の反応性イオンエッチングによって、シリコン基板(図示せず)上に形成された酸化シリコン膜2に、深さ1 μ m程度以下の溝1を形成した。

【0041】図3(b)に目下のように、周知のスパッタ法もしくはCVD法を用いて、厚さ50nmのTiN膜1および厚さ400nmのCu膜15を積層して形成した後、450℃で水素熱処理してCu膜15を流動化させ、溝1内に形成されていたCu膜15の「す」を消滅させた。

【0042】次に、アルミナスラリーを用いたCMP法で溝外にはみ出しているTiNとCuとを除去し、図3(c)に示したように、上記溝1内のみにTiN膜11とCu膜15を残した。

【0043】図3(d)に示したように、周知のスパッタ法を用いて、厚さ30nmのAl膜22を形成した後、300℃で数分程度の熱処理を行って、Al膜22とCuとを反応させAlとCuの合金層23を形成した。なお、この合金層23は、上記シリコン基板を上記温度に保って上記Al膜22の形成を行っても、同様に形成することができる。

【0044】 BCl_3 ガスプラズマ(10mTorr、20sccm、100W、15秒)に曝して、未反応のAlのみを選択的にエッチングして除去し、CuとAlの反応層23を残した。さらに、周知のCVD法を用いて全面に形成された、酸化シリコンからなる被覆絶縁膜31によって配線を覆い、図3(e)に示す構造を形成した。

【0045】本実施例において得られた構造の配線も、従来構造の配線に生じた特性劣化は認められず、十分な耐圧が保たれ、剥離も生じていなかった。

【0046】＜実施例4＞図4は本発明の第4の実施例を示す工程図である。本実施例ではドライエッチングによってCu配線を形成した例であり、Cu配線の露出された面にアルミニウム(Al)とCuの合金領域を形成した場合を示す。

【0047】まず、図4(a)に示すように、上記実施例2と同様に処理して、シリコン基板(図示せず)の表面に形成された酸化シリコン膜3に、周知のスパッタ法もしくはCVD法を用いて、厚さ50nmのTiN膜4、厚さ400nmのCu膜5および厚さ50nmのTiN膜6を順次積層して形成した。なお、図4(a')～(d')は、上層のTiN膜6を設けない場合を示し

た。

【0048】図4(b)、(b')に示したように、塩素ガスをエッチングガスとして用いた周知の高温反応性イオンエッチングによって、上記工程で形成された積層膜の不要部分を除去して、所定の形状にした。上層のTiN膜6を設けた場合は、図4(b)に示したように、Cu膜5の側面のみが露出されたが、上層のTiN膜6を設けなかった場合は、図4(b')に示したように、Cu膜5の側面のみ出なく上面も露出された。

【0049】次に、図4(c)、(c')に示したように、厚さ30nmのAl膜26を周知のスパッタ法によって形成した後、300℃、数分程度の熱処理を行ってAl膜26とCu膜6とを反応させ、合金層27を形成した。この合金層27を形成するには、基板温度を上記300℃に保って上記Al膜26を形成してもよい。BCl₃ガスプラズマ(10mTorr、20sccm、100W、15秒)にさらして、未反応のAlだけが選択的にエッチングして除去し、CuとAlの反応層27を残した。

【0050】周知のCVD法によって形成された酸化シリコン膜からなる被覆絶縁膜32によって配線を覆い、図4(d)および(d')に示した構造を形成した。

【0051】本実施例で形成された構造でも、従来構造にあった特性劣化は見られず、十分な耐圧が保たれており、剥離も生じていなかった。

【0052】＜実施例5＞本実施例は、上記実施例1ないし4に示した方法を用いて、二層配線構造を形成した例であり、実施例2に示したドライエッチング法によってCu配線を形成した例を図5に、実施例1に示したダマシン法でCu配線を形成した例を図6に、それぞれ示した。

【0053】まず、図5(a)および図6(a)に示したように、上記図2(d)および図1(e)に示した構造からなる第1層配線41を形成した後、被覆絶縁膜32、31にビアホールを形成し、このビアホール内をタングステンからなるプラグ42によって充填した。

【0054】同様の方法で第2層配線43を形成し、上記タングステンプラグ42によって互いに電氣的に接続された第1層および第2層配線41、43からなる積層構造を形成した。

【0055】このようにして形成された積層構造は、第1層配線41と第2層配線43の層間導通など、良好な特性を得ることができた。上記工程を繰り返すことにより、さらに多層化された配線を形成できるというまでもない。

【0056】本実施例で作製された積層構造でも、従来構造の装置に生じた特性劣化は見られず、十分な耐圧が保たれ、剥離も生じなかった。

【0057】

【発明の効果】上記説明から明らかなように、本発明に

よれば、電気抵抗が低く、また剥離等が生じにくく機械的強度や耐湿信頼度が優れ、絶縁耐性劣化等の問題のない高性能の半導体装置用微細配線およびその製造方法が実現された。

【図面の簡単な説明】

【図1】本発明の実施例1を示す工程図、

【図2】本発明の実施例2を示す工程図、

【図3】本発明の実施例3を示す工程図、

【図4】本発明の実施例4を示す工程図、

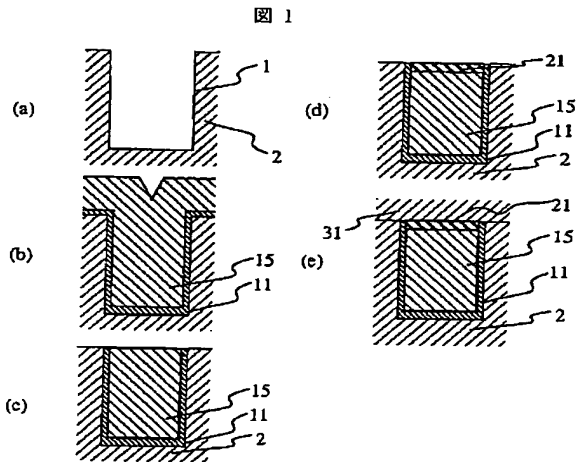
【図5】本発明の実施例5を示す断面図、

【図6】本発明の実施例5を示す断面図。

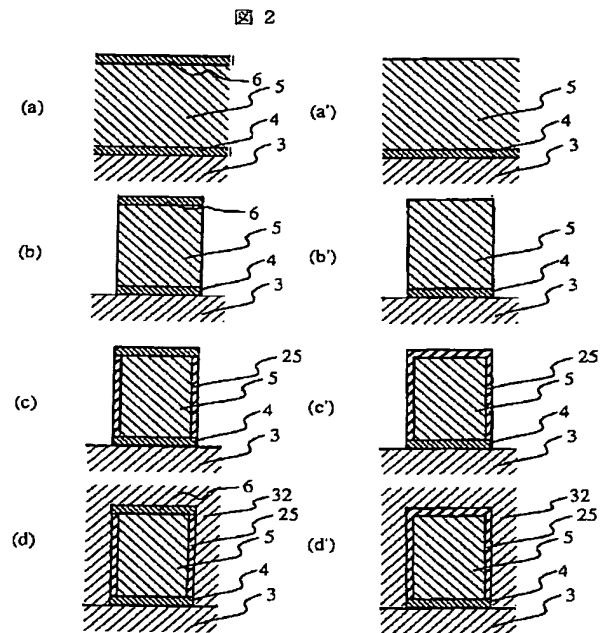
【符号の説明】

1…配線形成用溝、2、3、31、32、33、34…絶縁膜、4、6、11…TiN膜、5、15…Cu層、21、25…燐または硫黄を含む領域、22、26…アルミニウム層、23、27…アルミニウムと銅の合金層、41…第1層配線、42…プラグ、43…第2層配線。

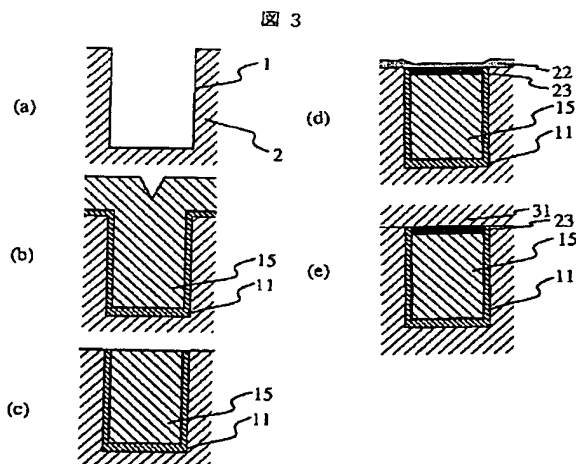
【図1】



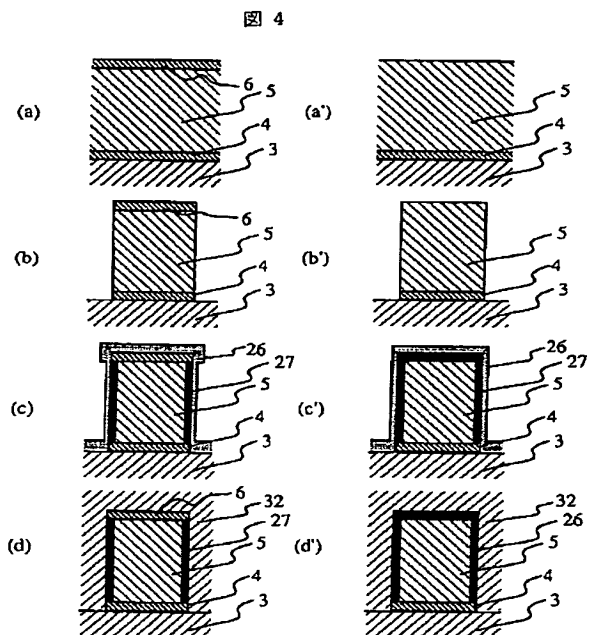
【図2】



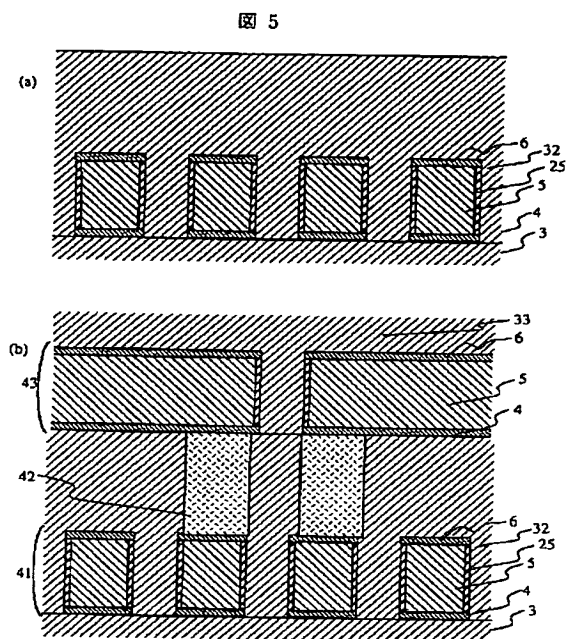
【図3】



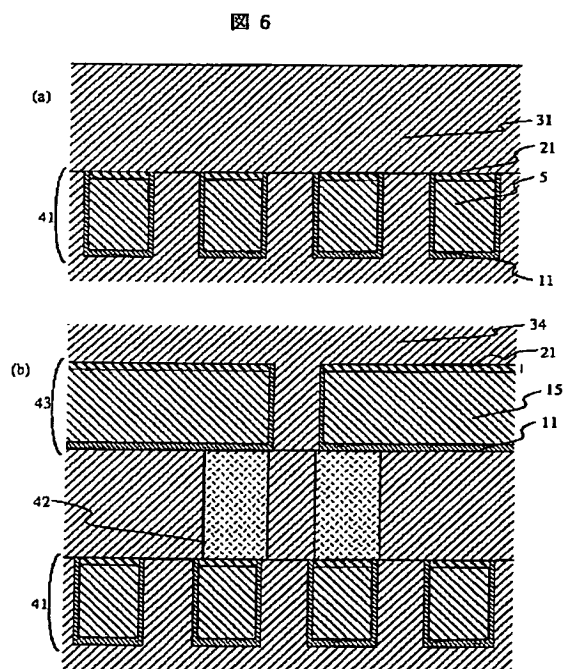
【図 4】



【図 5】



【図 6】



フロントページの続き

(72) 発明者 佐久間 憲之
東京都国分寺市東恋ヶ窪一丁目280番地
株式会社日立製作所中央研究所内